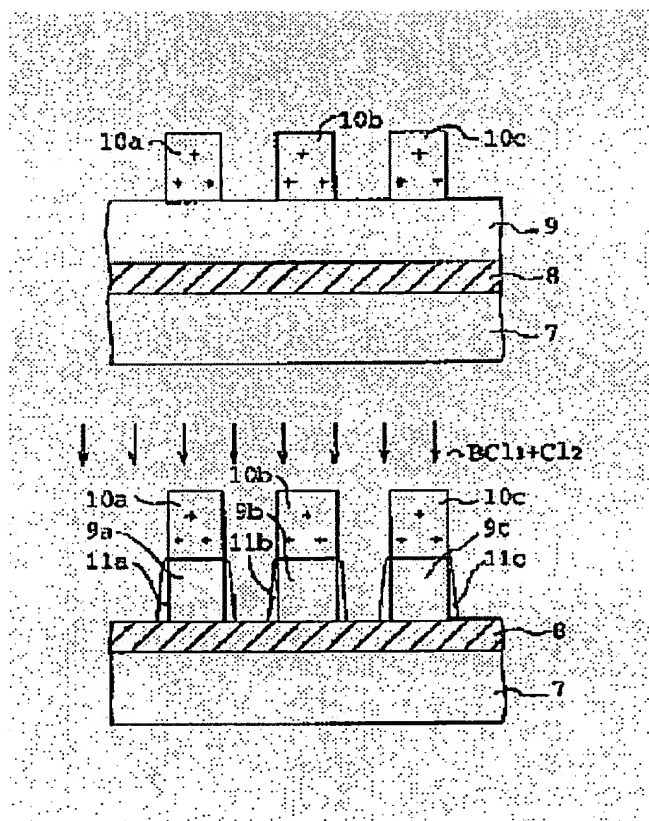


MANUFACTURE OF SEMICONDUCTOR DEVICE

Patent number: JP7094468
Publication date: 1995-04-07
Inventor: AOYAMA HAJIME; KUMASAKA FUMIAKI;
 YAMASHITA YOSHIMI; HORIE HIROSHI
Applicant: FUJITSU LTD
Classification:
 - international: H01L21/3065
 - european:
Application number: JP19930237682 19930924
Priority number(s): JP19930237682 19930924

Abstract of JP7094468

PURPOSE: To suppress the side etching of a pattern formed by the selective etching of a film to be patterned by irradiating the film to be patterned and an area coated with a carbon polymer with plasma, ions, or radical. **CONSTITUTION:** After forming a silicon oxide film 9 on a semiconductor substrate 7, a Ta film 8 is formed on the film 9 as a film to be patterned. Then a novolak-based resist film of a carbon polymer is formed on the film 9 by using an applying method. After selectively exposing the resist film, the resist film is dipped in a developing solution so as to leave belt-like resist masks 10a-10c on the film 9. Then the film 9 is subjected to plasma etching based on the masks 10a-10c. As a result, the side etching of patterns 9a-9c formed on the film 9 is suppressed, because protective films 11a-11c containing carbon are formed on the side walls of the patterns 9a-9c.



Data supplied from the **esp@cenet** database - Worldwide

M-1321

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-94468

(43) 公開日 平成7年(1995)4月7日

(51) Int.Cl.⁶

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/3065

H 0 1 L 21/ 302

H

審査請求 未請求 請求項の数 3 O L (全 6 頁)

(21) 出願番号

特願平5-237682

(22) 出願日

平成5年(1993)9月24日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 青山 肇

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 熊坂 文明

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 山下 良美

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 岡本 啓三

最終頁に続く

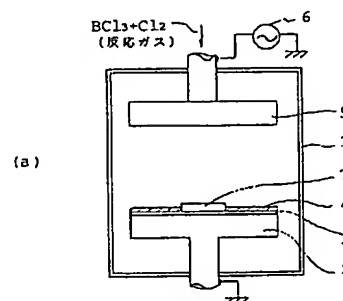
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

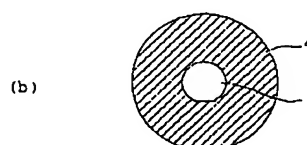
【目的】レジストマスクに基づき、プラズマ、イオン又はラジカルを照射することによってパターンニングされる膜を選択的にエッチングし、パターンを形成する半導体装置の製造方法に関し、パターンニングされる膜上のレジストマスクの被覆量の多少によらずに、パターンニングされる膜の選択エッチングにより形成されるパターンのサイドエッチングを十分に抑制することが可能なパターン形成方法を含む半導体装置の製造方法を提供する。

【構成】パターンニングされる膜の上にレジストマスクを形成するとともに、パターンニングされる膜の被覆領域以外の領域に炭素ポリマの被覆領域4を形成し、パターンニングされる膜及び前記炭素ポリマの被覆領域4とともにプラズマ、イオン又はラジカルを照射することによって、レジストマスクに基づき、パターンニングされる膜を選択的にエッチングし、パターンを形成することを含み構成する。

本発明の実施例に係るパターン形成方法に用いられる平行平板型プラズマエッチング装置の全体構成について示す側面図及び導電性プレートの詳細について示す上面図



- 1: チャンバ
- 2: 被覆台 (カソード電極)
- 3: 導電性プレート
- 4: レジスト膜 (炭素ポリマ)
- 5: ガスシャワー (アノード電極)
- 6: RF電源
- 7: ワエバ



【特許請求の範囲】

【請求項 1】 パターニングされる膜の上にレジストマスクを形成するとともに、前記パターニングされる膜の被覆領域以外の領域に炭素ポリマの被覆領域を形成し、前記パターニングされる膜及び前記炭素ポリマの被覆領域にともにプラズマ、イオン又はラジカルを照射することによって、前記レジストマスクに基づき、前記パターニングされる膜を選択的にエッチングし、パターンを形成する半導体装置の製造方法。

【請求項 2】 前記炭素ポリマは、前記レジストマスクと同じ材料、前記レジストマスクと異なる種類のレジスト材料又はポリイミドであることを特徴とする請求項 1 記載の半導体装置の製造方法。

【請求項 3】 前記炭素ポリマの被覆領域は、前記パターニングされる膜に隣接する領域であることを特徴とする請求項 1 又は請求項 2 記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体装置の製造方法に関し、より詳しくは、レジストマスクに基づき、プラズマ、イオン又はラジカルを照射することによって被パターニング体を選択的にエッチングし、パターンを形成する方法に関する。

【0002】

【従来の技術】 従来、パターニングされる膜、例えばアルミニウム膜上に形成されたレジストマスクに基づき、例えば $BCl_3 + Cl_2$ の混合ガスを用いた反応性イオンエッチング法（RIE 法）により、アルミニウム膜を選択的にエッチングし、配線層等を形成している。

【0003】 このとき、 $BCl_3 + Cl_2$ の混合ガスによりレジストマスクも同時にエッチングされて炭素を放出する。この炭素を利用して、形成されつつある配線層パターンの側壁に炭素を含む保護膜を生成し、残すべき配線層パターンのサイドエッチングを抑制している。

【0004】

【発明が解決しようとする課題】 しかし、配線層パターンの微細化が進むに従い、マイクロローディング効果によって、エッチング速度が低下するため、エッチング時間が長くなり、サイドエッチングが十分に抑制されない。また、レジストパターンの占有面積によって、レジストパターンの側壁に生成されるサイドウォールの大きさが変わって、パターニング精度が低下するという問題がある。

【0005】 本発明は、係る従来例の問題点を鑑みて創作されたもので、パターニングされる膜上のレジストマスクの被覆量の多少によらずに、パターニングされる膜の選択エッチングにより形成されるパターンのサイドエッチングを十分に抑制することが可能なパターン形成方法を含む半導体装置の製造方法を提供することを目的とする。

【0006】

【課題を解決するための手段】 上記課題は、第 1 に、パターニングされる膜の上にレジストマスクを形成するとともに、前記パターニングされる膜の被覆領域以外の領域に炭素ポリマの被覆領域を形成し、前記パターニングされる膜及び前記炭素ポリマの被覆領域にともにプラズマ、イオン又はラジカルを照射することによって、前記レジストマスクに基づき、前記パターニングされる膜を選択的にエッチングし、パターンを形成する半導体装置の製造方法によって達成され、第 2 に、前記炭素ポリマは、前記レジストマスクと同じ材料、前記レジストマスクと異なる種類のレジスト材料又はポリイミドであることを特徴とする第 1 の発明に記載の半導体装置の製造方法によって達成され、第 3 に、前記炭素ポリマの被覆領域は、前記パターニングされる膜に隣接する領域であることを特徴とする第 1 又は第 2 の発明に記載の半導体装置の製造方法によって達成される。

【0007】

【作 用】 本発明の半導体装置の製造方法においては、パターニングされる膜の被覆領域以外の領域に炭素ポリマの被覆領域を形成し、パターニングされる膜及び炭素ポリマの被覆領域にともにプラズマ、イオン又はラジカルを照射している。従って、パターニングされる膜がエッチングされるとともに、炭素ポリマもエッチングされる。このため、パターニングされる膜上のレジストマスクの被覆量の多少に関わらず、炭素が十分に供給されるので、形成されつつあるパターンの側壁に炭素を含む保護膜を生成して、パターンのサイドエッチングを抑制することができる。

【0008】 特に、プラズマエッチング装置を用いる場合、パターニングされる膜を保持する保持面であって、パターニングされる膜に隣接する領域に炭素ポリマをコーティングしておく、炭素ポリマの供給上及びウエハをセットする作業上都合がよい。

【0009】

【実施例】 以下に、本発明の実施例について図面を参照しながら説明する。図 1 (a)、(b) は、本発明の実施例に係るパターン形成方法に用いられる平行平板型のプラズマエッチング装置の構成について説明する図である。図 1 (a) は全体の構成を示す側面図、図 1 (b) は導電性プレートの詳細を示す上面図である。

【0010】 図中、符号 1 はチャンバ、2 はチャンバ 1 内に設けられた、ウエハ 7 を載置する載置台で、対向電極のうちのカソード電極を兼ねている。5 はチャンバ 1 内に $BCl_3 + Cl_2$ の混合ガス（反応ガス）を導入するガス導入口が接続されて載置台 2 上に反応ガスを供給する平板状のガスシャワーで、対向電極のうちのアノード電極を兼ねている。6 はアノード電極 5 に接続され、反応ガスをプラズマ化するための電力を供給する RF 電源である。

【0011】また、3はウエハ保持面であって、ウエハ7の載置領域（被覆領域）以外の領域にノボラック系のレジスト膜（炭素ポリマ）4をコーティングした、直径400mmの導電性プレートで、ウエハ7はこのプレート3を介して載置台2上に置かれる。従って、ウエハ7の周辺部がレジスト膜4の被覆領域となり、炭素ポリマの供給上都合がよい。しかも、導電性プレート3上にウエハ7をセットするだけで上記の状態が再現するから、ウエハ7をセットする作業上都合がよい。また、炭素ポリマが十分に供給されるように、ウエハ7の被覆領域の面積よりもウエハ7の周辺部のレジスト膜4の被覆領域の面積の方が大きい。

【0012】次に、上記の平行平板型のプラズマエッチング装置を用いた本発明の実施例のパターン形成方法について図2（a）～（c）を参照しながら説明する。図2（a）はタンタル膜（Ta膜）が形成された後であって、レジスト膜を塗布する前のウエハの状態を示し、ウエハ（半導体基板）7は4インチの直径を有し、半導体基板7上に膜厚約0.2 μm のシリコン酸化膜（絶縁膜）8が形成され、更にシリコン酸化膜8上にパターンニングされる膜として膜厚約0.6 μm のTa膜9が形成されている。

【0013】このような状態で、塗布法によりTa膜9上にノボラック系のレジスト膜を形成する。なお、このレジスト膜はウエハ7周辺部の導電性プレート3を被覆するレジスト膜4と同じ材料が用いられている。続いて、図2（b）に示すように、レジスト膜を選択的に露光した後、現像液に浸漬し、幅0.2 μm の帯状のレジストマスク10a～10cを互いの間隔0.2 μm で残す。

【0014】次に、Ta膜9をエッチングするため、図1のプラズマエッチング装置のチャンバ1内にウエハ7を入れ、載置台2に載置する。次いで、チャンバ1内を減圧し、所内の圧力に達したら、流量30sccmのBCl₃+Cl₂の混合ガスをチャンバ1内に導入し、圧力50mTorrに保持する。次に、対向電極2、5間に電力密度0.24W/cm²を印加し、反応ガスをプラズマ化する。これにより、レジストマスク10a～10cに基づいてTa膜9がエッチングされ始める。このとき、反応ガスは、ウエハ7上のTa膜9を主にエッチングするが、ウエハ7上のレジストマスク10a～10cや、ウエハ7周辺部の導電性プレート3を被覆する炭素ポリマの供給源としてのレジスト膜4も僅かではあるがエッチングする。このエッチングにより放出された炭素は、形成されつつあるTa膜のパターン9a～9cの側壁に付着して、炭素含有の保護膜11a～11cを形成し、サイドエッチングを抑制する。

【0015】この状態を所定の時間保持すると、図2（c）に示すように、Ta膜の不要な部分がエッチングされ、除去されて、レジストマスク10a～10cの下にTa膜のパターン9a～9cが残る。即ち、0.2 μm のラ

インアンドスペースが形成される。このとき、残っているTa膜のパターン9a～9cの側壁は炭素含有の保護膜11a～11cにより被覆されており、エッチング中にTa膜のパターン9a～9cのサイドエッチングが抑制されていたことを示す。

【0016】その後、溶剤によりレジストマスク10a～10cを溶解し、除去する。このとき、Ta膜のパターン9a～9cの側壁の保護膜11a～11cも同時に溶解され、除去される。次に、上記の方法により形成されたTa膜のパターン9a～9cを観察した。比較のため、図3に示すように、上記レジスト膜の被覆された導電性プレートを敷かないでTa膜を選択的にエッチングして、Ta膜のパターン14a～14cを形成するとともに、そのパターン14a～14cについて同様に顕微鏡観察した。

【0017】観察結果を図4（a）、（b）に示す。図4（a）は上記レジスト膜4の被覆された導電性プレート3をウエハ7の下に敷いてTa膜を選択的にエッチングし、形成されたTa膜のパターン9a～9cの形成状態を示す薄膜の電子顕微鏡観察写真である。また、図4（b）は上記レジスト膜の被覆された導電性プレートを敷かないでTa膜を選択的にエッチングして、形成されたTa膜のパターン14a～14cの形成状態を示す薄膜の電子顕微鏡観察写真である。

【0018】観察結果によれば、図4（a）に示すように、レジスト膜4の被覆された導電性プレート3を敷いて選択的にエッチングし、形成されたTa膜のパターン9a～9cは、ほぼ垂直な側壁を有し、ほぼ所望のパターン幅を有している。これは、エッチング中に炭素ポリマが十分に供給されたため、図2（c）に示すように、Ta膜のパターン9a～9cの側壁に十分な膜厚の保護膜11a～11cが形成され、サイドエッチングが抑制されていたことを示す。一方、図4（b）に示すように、上記の導電性プレートを敷かないでエッチングし、形成されたTa膜のパターン14a～14cは、台形状の断面形状を有し、パターン幅がかなり細くなっている。これは、エッチング中に炭素ポリマの供給が不十分であったため、図3に示すように、形成されつつあるTa膜のパターン14a～14cの側壁に不十分な膜厚の保護膜しか形成されないため、サイドエッチングが十分に抑制されていなかったことを示す。

【0019】以上説明したように、本発明の実施例のパターン形成方法においては、ウエハ7の被覆領域以外の領域であって、ウエハ7の被覆面積よりも広い領域にレジスト膜4の被覆領域が形成され、レジスト膜4の被覆領域及びTa膜9とともにプラズマ、イオン又はラジカルを照射している。従って、Ta膜9がエッチングされるとともに、レジスト膜4もエッチングされる。このため、ウエハ7上のレジストマスク10a～10cの被覆量の多少に関わらず、炭素が十分に供給されるので、形成されつつあるTa膜のパターン9a～9cの側壁に十分な

膜厚の炭素含有の保護膜11a~11cが生成される。

【0020】これにより、残すべきTa膜のパターン9a~9cのサイドエッチングを抑制することができ、微細パターンを精度よく形成することが可能となる。なお、実施例では、パターニングされる膜9としてTa膜を用いているが、Al膜、Ti膜又はW膜を用いることもできる。また、炭素ポリマ4としてノボラック系のホトレジスト膜を用い、かつウエハ7上のレジストマスク10a~10cの材料と同じ材料を用いているが、更に、ウエハ7上のレジストマスク10a~10cの材料と異なる材料を用いてもよい。このとき、炭素ポリマ4として他の材料、例えばポリイミドやPMMA等を用いることができる。

【0021】

【発明の効果】以上説明したように、本発明の半導体装置の製造方法においては、パターニングされる膜の被覆領域以外の領域に炭素ポリマの被覆領域を形成し、パターニングされる膜及び炭素ポリマの被覆領域にともにプラズマ、イオン又はラジカルを照射している。

【0022】従って、パターニングされる膜がエッチングされるとともに、炭素ポリマもエッチングされる。このため、パターニングされる膜上のレジストマスクの被覆量の多少に関わらず、炭素が十分に供給されるので、形成されつつあるパターンの側壁に炭素を含む保護膜を生成して、残すべきパターンのサイドエッチングを抑制することができる。

【0023】これにより、微細パターンを精度よく形成

することが可能となる。

【図面の簡単な説明】

【図1】本発明の実施例に係るパターン形成方法に用いられる平行平板型プラズマエッチング装置の全体構成について示す側面図及び導電性プレートの詳細について示す上面図である。

【図2】本発明の実施例に係るパターン形成方法について示す断面図である。

【図3】本発明の実施例の比較例に係るパターン形成方法について示す断面図である。

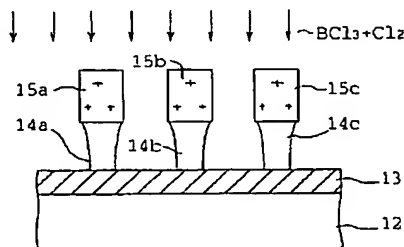
【図4】本発明の実施例に係るパターン形成方法により形成されたTa膜のパターン形成状態について示す薄膜の電子顕微鏡観察写真である。

【符号の説明】

- 1 チャンバ、
- 2 載置台（カソード電極）、
- 3 導電性プレート、
- 4 レジスト膜（炭素ポリマ）、
- 5 アノード電極（ガスシャワー）、
- 6 RF電源、
- 7 ウエハ（半導体基板）、
- 8 絶縁膜、
- 9 Ta膜（パターニングされる膜）、
- 9a~9c Ta膜のパターン、
- 10a~10c レジストマスク、
- 11a~11c 保護膜。

【図3】

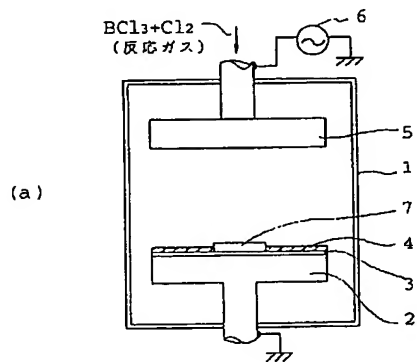
本発明の実施例の比較例に係るパターン形成方法について示す断面図



- 12: 半導体基板
13: 絶縁膜
14a, 14b, 14c: Ta膜のパターン
15a, 15b, 15c: レジストマスク

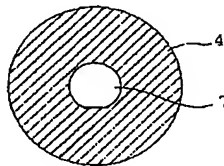
【図1】

本発明の実施例に係るパターン形成方法に用いられる平行平板型プラズマエッチング装置の全体構成について示す側面図及び導電性プレートの詳細について示す上面図



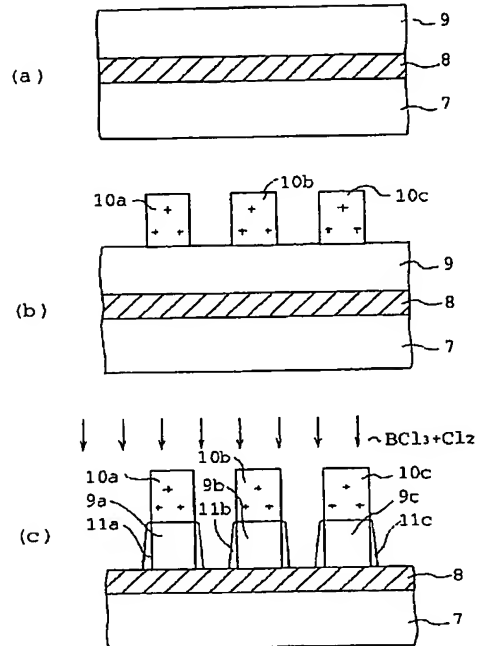
- 1: チャンバ
2: 載置台 (カソード電極)
3: 導電性プレート
4: レジスト膜 (炭素ポリマ)
5: ガスシャワー (アノード電極)
6: RF電源
7: ウェハ

(b)



【図2】

本発明の実施例に係るパターン形成方法について示す断面図



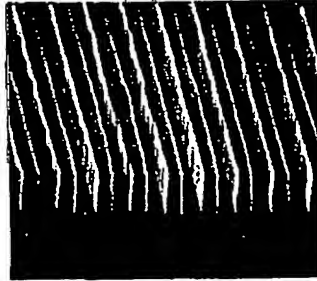
- 7: 半導体基板上
8: 絶縁膜
9: Ta膜
9a, 9b, 9c: Ta膜のパターン
10a, 10b, 10c: レジストマスク
11a, 11b, 11c: 保護膜
(パターンニングされる膜)

【図 4】

本発明の実施例に係るパターン形成方法により
形成されたTa膜のパターン形成状態について示
す薄膜の電子顕微鏡観察写真

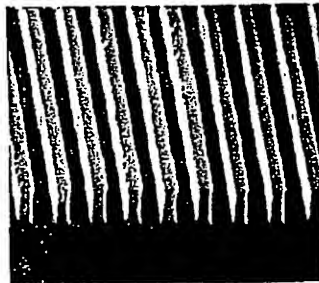
本発明の実施例に係るTa膜のパターン

(a)



従来例に係るTa膜のパターン

(b)



フロントページの続き

(72)発明者 堀江 博
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内